

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-110166  
 (43)Date of publication of application : 11.04.2003

(51)Int.CI. H01L 43/08  
 G01R 33/09  
 G11B 5/39  
 G11C 11/14  
 H01F 10/16  
 H01F 10/32  
 H01L 27/105

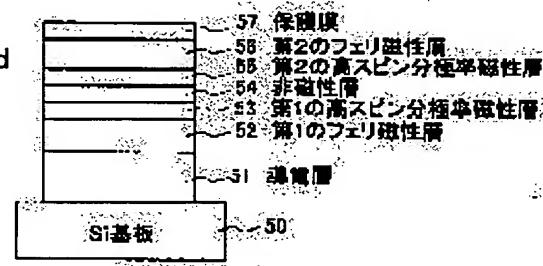
(21)Application number : 2001-305067 (71)Applicant : CANON INC  
 (22)Date of filing : 01.10.2001 (72)Inventor : IKEDA TAKASHI

## (54) MAGNETORESISTANCE EFFECT FILM, AND MEMORY USING IT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a magnetoresistance effect film which uses a vertical magnetization film and has a greater change rate of magnetoresistance.

**SOLUTION:** In the magnetoresistance effect film including first and second magnetic layers 52, 56, and a non-magnetic layer 54 held between the first and second magnetic layers 52, 56, at least one of the first and second magnetic layers 52, 56 is constructed as a ferrimagnetic layer which uses rare earth metals Fe and Co as chief components, and high spin polarizability magnetic layers 53, 55 are formed between the non-magnetic layer 54 and the ferrimagnetic layers 52, 56, which comprises Fe and Co, and exchange-couples with the ferrimagnetic layers 52, 56.



### LEGAL STATUS

[Date of request for examination] 01.09.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-110166

(P 2 0 0 3 - 1 1 0 1 6 6 A)

(43) 公開日 平成15年4月11日 (2003.4.11)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)
H01L 43/08	H01L 43/08	Z 2G017	
G01R 33/09	G11B 5/39	5D034	
G11B 5/39	G11C 11/14	A 5E049	
G11C 11/14	H01F 10/16	5F083	
H01F 10/16	10/32		

審査請求 未請求 請求項の数16 O L (全10頁) 最終頁に続く

(21) 出願番号 特願2001-305067(P 2001-305067)

(22) 出願日 平成13年10月1日 (2001.10.1)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 池田 貴司

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100088328

弁理士 金田 賀之 (外2名)

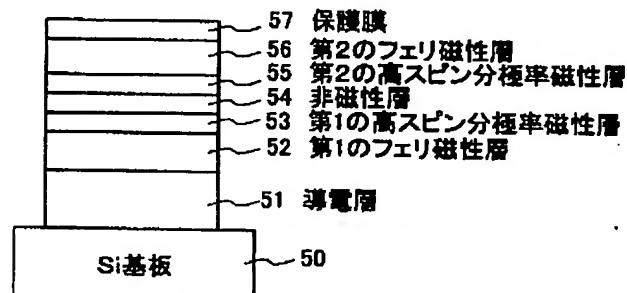
最終頁に続く

(54) 【発明の名称】磁気抵抗効果膜およびそれを用いたメモリ

## (57) 【要約】

【課題】垂直磁化膜を用いかつ大きな磁気抵抗変化率を有する磁気抵抗効果膜を提供する。

【解決手段】第1及び第2の磁性層52, 56と、第1及び第2の磁性層52, 56に挟まれた非磁性層54とを有する磁気抵抗効果膜において、第1及び第2の磁性層52, 56の少なくとも一方を希土類金属とFeとCoとを主成分とするフェリ磁性層とし、非磁性層54とフェリ磁性層52, 56との間に、Fe及びCoからなりかつフェリ磁性層52, 56と交換結合している高スピンドル率磁性層53, 55を形成する。



## 【特許請求の範囲】

【請求項1】 第1及び第2の磁性層と、前記第1及び第2の磁性層に挟まれた非磁性層とを有する磁気抵抗効果膜において、

前記第1及び第2の磁性層の少なくとも一方が希土類金属とFeとCoとを主成分とするフェリ磁性層であり、前記非磁性層と前記フェリ磁性層との間に、Fe及びCoからなりかつ前記フェリ磁性層と交換結合している高スピン分極率磁性層が形成されていることを特徴とする磁気抵抗効果膜。

【請求項2】 前記フェリ磁性層におけるFeとCoに対するCoの組成が30原子%以上70原子%以下の範囲内である、請求項1に記載の磁気抵抗効果膜。

【請求項3】 前記高スピン分極率磁性層におけるFeとCoに対するCoの組成が15原子%以上80原子%以下の範囲内である、請求項1または2に記載の磁気抵抗効果膜。

【請求項4】 前記高スピン分極率磁性層におけるFeとCoに対するCoの組成が30原子%以上60原子%以下の範囲内である、請求項1または2に記載の磁気抵抗効果膜。

【請求項5】 前記希土類金属はGd, Dy, Tbからなる群から選ばれる少なくとも1つの元素からなる請求項1乃至4のいずれか1項に記載の磁気抵抗効果膜。

【請求項6】 前記非磁性層が電気絶縁体である請求項1乃至4に記載の磁気抵抗効果膜。

【請求項7】 膜面垂直方向に電流を流した場合にスピントンネル効果を示す請求項6に記載の磁気抵抗効果膜。

【請求項8】 前記第1及び第2の磁性層のいずれも前記フェリ磁性層であって、前記第1の磁性層と前記非磁性層との間及び前記第2の磁性層と前記非磁性層の間にそれぞれ前記高スピン分極率磁性層が形成されている、請求項1乃至7のいずれか1項に記載の磁気抵抗効果膜。

【請求項9】 前記第1の磁性層及び前記第2の磁性層は異なる大きさの磁界によって磁化反転が生ずるものであり、前記第1の磁性層及び前記第2の磁性層のうち相対的に小さな磁界で磁化反転する磁性層は希土類金属としてGdを主成分とし、前記第1の磁性層及び前記第2の磁性層のうち相対的に大きな磁界で磁化反転する磁性層は希土類金属としてTb及びDyのうち少なくとも一方を主成分とする、請求項8に記載の磁気抵抗効果膜。

【請求項10】 上記フェリ磁性層が垂直磁化膜である請求項1乃至9のいずれか1項に記載の磁気抵抗効果膜。

【請求項11】 請求項1乃至10のいずれか1項に記載の磁気抵抗効果膜をメモリ素子として複数個配し、前記磁気抵抗効果膜に情報を記録する記録手段と、前記磁気抵抗効果膜に記録した情報を読み出す読み出し手段

と、を備えたメモリ。

【請求項12】 前記記録手段が、前記磁気抵抗効果膜の磁化が反転可能であるような大きさの磁界を印加する手段である、請求項11に記載のメモリ。

【請求項13】 前記印加する手段は導線を有し、前記導線に電流を流すことによって前記磁界が発生する、請求項12に記載のメモリ。

【請求項14】 1つの前記メモリ素子に対して異なる方向の磁界を印加するような磁界発生源を少なくとも2つ以上有し、選択したメモリ素子に対して複数の前記磁界を作用させることによって複数個のメモリ素子の中から選択的に記録を行う、請求項12または13に記載のメモリ。

【請求項15】 1つの前記メモリ素子に対して異なる2方向の磁界が印加され、一方の磁界は記録するメモリ素子の膜面垂直方向に向いていて、かつ他方の磁界は記録するメモリ素子の膜面内方向に向いており、選択したメモリ素子に対して複数の2つの磁界を作用させることによって複数個のメモリ素子の中から選択的に記録を行う、請求項12または13に記載のメモリ。

【請求項16】 前記膜面内方向の磁界が、記録しようとするメモリ素子の上部に配されたピット線に電流を流すことによって生じるものである、請求項15に記載のメモリ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、希土類金属と遷移金属を主成分とするフェリ磁性体を用いた磁気抵抗効果膜に関し、特に、大きな磁気抵抗効果を示す磁気抵抗効果膜とこのようないくつかの磁気抵抗効果膜を用いたメモリとに関する。

## 【0002】

【従来の技術】 近年、固体メモリである半導体メモリは、情報機器に多く用いられており、DRAM(ダイナミック・ランダム・アクセス・メモリ)、FeRAM(強誘電体ランダム・アクセス・メモリ)、Flash EEPROM(電気的消去可能プログラマブル読み出し専用メモリ)など、その種類も様々である。これら半導体メモリの特性は一長一短であり、現在の情報機器において要求される仕様のすべてを満たすメモリは存在しない。例えば、DRAMは、記録密度が高く書き換え可能回数も多いが、揮発性であり電源を切るとその保持している情報は消えてしまう。一方、Flash EEPROMは、不揮発性ではあるが、情報の消去に要する時間が長く、情報の高速処理には向きである。

【0003】 上記のような半導体メモリの現状に対して、磁気抵抗効果を用いたメモリ(MRAM; 磁気ランダム・アクセス・メモリ)は、不揮発性であって、書き込み時間、読み出し時間、記録密度、書き換え可能回数、消費電力などの点において、多くの情報機器から求

められる仕様をすべて満たすメモリとして有望である。特にスピン依存トンネル磁気抵抗（TMR；Tunnel Magneto-Resistance）効果を利用したMRAMは、大きな読み出し信号が得られることから、高記録密度化あるいは高速読み出しに有利であり、近年の研究報告においてMRAMとしての実現性が実証されている。

【0004】MRAMの素子として用いられる磁気抵抗効果膜の基本構成は、非磁性層を介してその両側に磁性層が隣接して形成されたサンドイッチ構造である。非磁性層として良く用いられる材料として、CuやAl<sub>2</sub>O<sub>3</sub>が挙げられる。磁気抵抗効果膜において非磁性層にCuなどの導体を用いたものを巨大磁気抵抗効果（GMR；Giant Magneto-Resistance）膜といい、Al<sub>2</sub>O<sub>3</sub>などの絶縁体を用いたものをスピン依存トンネル磁気抵抗効果（TMR）膜という。一般に、TMR膜は、GMR膜に比べて大きな磁気抵抗効果を示す。

【0005】図7（a）、（b）は、非磁性層を介して面内磁化膜である2つの磁性層が積層した構成を有する磁気抵抗効果膜を示しており、各磁性層での磁化の方向が矢印で示されている。図7（a）に示すように2つの磁性層の磁化方向が平行であると、磁気抵抗効果膜の電気抵抗（一方の磁性層と他方の磁性層との間の電気抵抗）は相対的に小さく、図7（b）に示すように磁化方向が反平行であると、電気抵抗は相対的に大きくなる。したがって、一方の磁性層をメモリ層、他方を検出層とし、上記の性質を利用して情報の読み出しが可能である。例えば非磁性層12の図示上部に位置する磁性層13をメモリ層、下部に位置する磁性層11を検出層とし、メモリ層（磁性層13）の磁化方向が右向きの場合を『1』、左向きの場合を『0』とする。

【0006】図8（a）に示すように両磁性層11、13の磁化方向がともに図示右向きの場合、磁気抵抗効果膜の電気抵抗は相対的に小さく、図8（b）に示すように検出層11の磁化方向が図示右向きでかつメモリ層13の磁化方向が図示左向きであると電気抵抗は相対的に大きい。同様に、図8（c）に示すように検出層11の磁化方向が左向きでかつメモリ層13の磁化方向が右向きであると電気抵抗は相対的に大きく、図8（d）に示すように両磁性層11、13の磁化方向が左向きの場合には電気抵抗は相対的に小さい。つまり、検出層11の磁化方向が右向きに固定されている場合であれば、電気抵抗が相対的に大きければ、メモリ層13には『0』が記録されることになり、電気抵抗が相対的に小さければ、『1』が記録されていることになる。あるいは、検出層11の磁化方向が左向きに固定されている場合であれば、電気抵抗が相対的に大きければ、メモリ層13には『1』が記録されていることになり、電気抵抗が相対的に小さければ、『0』が記録されていることになる。

【0007】そこで、検出層11の保磁力が相対的に大

きくメモリ層13の保磁力が相対的に小さくなるように各磁性層11、13の組成を選択し、検出層11を一方に磁化した上で、検出層11の磁化反転が起こらない程度の磁化をメモリ層13に加えてメモリ層13の磁化の方向を変化させることにより、磁気抵抗効果膜に情報を記録することが可能になり、また、磁気抵抗効果膜の電気抵抗を検出することによって、記録された情報を読み出しを行なえることになる。

【0008】MRAMの記録密度を高くするために磁気抵抗効果膜の素子サイズを小さくしていくと、磁性層として面内磁化膜を使用したMRAMでは、反磁界あるいは素子端面の磁化のカーリングといった影響から、情報を保持できなくなるという問題が生じる。この問題を回避するためには、例えば磁性層の形状を長方形にすることが挙げられるが、この方法では素子サイズが小さくできないために記録密度の向上があまり期待できない。

【0009】そこで、本出願人は、既に、例えば特開平11-213650で述べているように、垂直磁化膜を用いることにより上記問題を回避しようとする提案した。垂直磁化膜を利用した場合には、素子サイズが小さくなつても反磁界は増加しないので、面内磁化膜を用いたMRAMよりも小さなサイズの磁気抵抗効果膜が実現可能である。

【0010】垂直磁化膜を用いた磁気抵抗効果膜では、面内磁化膜を用いた磁気抵抗効果膜と同様に、2つの磁性層の磁化方向が平行であると磁気抵抗効果膜の電気抵抗は相対的に小さく、磁化方向が反平行であると電気抵抗は相対的に大きくなる。非磁性層22の上部に位置する磁性層23をメモリ層、下部に位置する磁性層21を検出層とし、メモリ層（磁性層23）の磁化方向が右向きの場合を『1』、左向きの場合を『0』とする。図9（a）に示すように両磁性層21、23の磁化方向が上向きの場合、磁気抵抗効果膜の電気抵抗は相対的に小さく、図9（c）に示すように検出層21の磁化方向が下向きでかつメモリ層23の磁化方向が上向きであると電気抵抗は相対的に大きくなる。同様に、図9（b）に示すように検出層21の磁化方向が上向きでかつメモリ層23の磁化方向が下向きであると電気抵抗は相対的に大きくなり、図9（d）に示すように両磁性層21、23の磁化

方向が下向きの場合には電気抵抗は相対的に小さくなる。つまり、検出層21の磁化方向が上向きに固定されている場合には、電気抵抗が相対的に大きければメモリ層23には『0』が記録されていることになり、電気抵抗が相対的に小さければ『1』が記録されていることになる。あるいは、検出層21の磁化方向が下向きに固定されている場合であれば、電気抵抗が相対的に大きければメモリ層23には『1』が記録されていることになり、電気抵抗が相対的に小さければ『0』が記録されていることになる。

【0011】このような垂直磁化膜を使用した磁気抵抗

素子において、垂直磁化膜として用いられる材料としては、例えば、Gd, Dy, Tb等の希土類金属から選ばれる少なくとも1種類の元素とCo, Fe, Ni等の遷移金属から選ばれる少なくとも1種類との元素の合金膜や人工格子膜、あるいは、Co/Pt等遷移金属と貴金属の人工格子膜、CoCr等の膜面垂直方向の結晶磁気異方性を有する合金膜などが挙げられる。これらの材料の中で、希土類金属と遷移金属の合金膜は、角型比が1である磁化曲線を示し、磁界を印加した場合に急峻な磁化反転を生じること、さらに作成が容易であることから、メモリ素子として用いる磁気抵抗効果膜に最適である。

【0012】ところで、大きな磁気抵抗変化率を得るには、非磁性層に接して形成されている磁性層のスピンドル率が大きいことが望まれる。Fe, Coあるいはこれらの合金は大きなスピンドル率を持つことが知られているが、本発明者らが鋭意検討した結果、非磁性層との界面付近に存在するGd, TbあるいはDyは磁気抵抗変化率を低下させてしまうことがわかった。つまり希土類金属と遷移金属を主成分とする磁性体で非磁性層を挟んだ膜構成の磁気抵抗効果膜では、大きな磁気抵抗変化率を得ることが困難である。

【0013】そこで特開2000-306374において本発明者らが提案したように、非磁性層と垂直磁化膜との間にFe, Coあるいはこれらの合金からなる高スピンドル率磁性体を形成することによって、大きな磁気抵抗変化率を得ることが可能である。ただし、膜面垂直方向の磁化による磁気抵抗変化を利用するため、垂直磁化膜と非磁性層の間に配される磁性体の磁化は膜面垂直方向に向いている必要がある。Fe, CoあるいはFeCoからなる磁性体は、膜面内方向に磁化が向く性質(面内磁化異方性)があるが、この磁性体と接して形成されている垂直磁化膜との交換結合力によって、垂直方向に向けられている。

#### 【0014】

【発明が解決しようとする課題】上述のように高スピンドル率磁性体は、交換結合力によって磁化を膜面垂直に向いているが、高スピンドル率磁性体の磁化を垂直方向に向けることが可能である厚さは限られていて、数nm以下でなければならない。もしさらによくなると、垂直磁化膜から遠い部分では磁化が膜面垂直方向に向かずに膜面内方向に向くことになってしまう。この程度の厚さの高スピンドル率磁性体の薄膜を成膜しようとすると、成膜条件によっては、非磁性層と垂直磁化膜の間に形成する高スピンドル率磁性体は、一様な膜形状にはならず、島形状あるいは網形状になる場合もある。そのような場合、部分的に垂直磁化膜が非磁性層に接することになる。あるいは、膜形状であったとしても、スパッタリング等大きなエネルギーを磁性原子に与えて成膜する方法では、垂直磁化膜と高スピンドル率磁性体の界面が明

確にはならず、2つの磁性体の原子が混在することも考えられる。

【0015】つまり、界面にスピンドル率の高い材料を配したとしても、それに交換結合している垂直磁化膜の影響が磁気抵抗変化率に現れることになる。

【0016】本発明は、この点に鑑み、垂直磁化膜を用いかつ大きな磁気抵抗変化率を有する磁気抵抗効果膜と、このような磁気抵抗効果膜を用いたメモリを提供することを目的とする。

#### 10 【0017】

【課題を解決するための手段】本発明の磁気抵抗効果膜は、第1及び第2の磁性層と、第1及び第2の磁性層に挟まれた非磁性層とを有する磁気抵抗効果膜において、第1及び第2の磁性層の少なくとも一方が希土類金属とFeとCoとを主成分とするフェリ磁性層であり、非磁性層と前記フェリ磁性層との間に、Fe及びCoからなりかつフェリ磁性層と交換結合している高スピンドル率磁性層が形成されていることを特徴とする。

【0018】すなわち本発明は、磁性体として希土類金属を含有するフェリ磁性層と高スピンドル率磁性層との交換結合膜を用いた磁気抵抗効果膜においては、大きな磁気抵抗変化率を得るためにフェリ磁性層も極力大きなスピンドル率を有する材料で形成されていることが好ましいということに着目してなされたものであり、フェリ磁性層として、希土類金属、FeおよびCoを主成分とするものを用いようとするものである。

【0019】本発明においては、高スピンドル率磁性層は、非磁性層の上面あるいは下面のどちらか一方に形成しても効果的であるが、非磁性層の両面に形成すると、より大きな磁気抵抗変化率が得られる。非磁性層の両側に高スピンドル率磁性層を形成する場合であれば、上述の第1及び第2の磁性層の両方とも、希土類金属、Fe及びCoを主成分とするフェリ磁性層とすることが好ましい。

【0020】このような磁気抵抗効果膜におけるフェリ磁性層において、希土類金属としては、Gd, Tb, Dyあるいはこれらの合金が使用可能である。メモリ層などへの用途のために磁性層における保磁力を小さくしたい場合にはGdを主成分とし、検出層などへの用途のために保磁力を大きくしたい場合にはDyやTbを主成分することが好ましい。

【0021】本発明において、非磁性層には、Cu等の導体やAl<sub>2</sub>O<sub>3</sub>等の絶縁体が使用可能であるが、Al<sub>2</sub>O<sub>3</sub>を用いた場合にはスピントンネル効果が生じてより大きな磁気抵抗変化率が得られるので、好ましい。

#### 【0022】

【発明の実施の形態】次に、本発明の好ましい実施の形態について、図面を参照して説明する。

【0023】まず、高スピンドル率磁性層を設けない構成において、フェリ磁性層におけるCoの組成と磁気抵

抗変化率との関係について本発明者らが検討した結果を説明する。

【0024】図1は、Pt(膜厚2nm)/Tb<sub>1-x</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>(膜厚10nm)/Al<sub>1</sub>O<sub>3</sub>(膜厚2.2nm)/Gd<sub>20</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>(膜厚10nm)/Al<sub>10</sub>Cu<sub>60</sub>(膜厚25nm)/Si基板(Siウエハ)の膜構成のTMR素子において、磁性膜のCo組成(X原子%)に対する磁気抵抗変化率の変化の様子を示すグラフである。ここでTb<sub>1-x</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>膜及びGd<sub>20</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>膜はフェリ磁性層であり、Al<sub>1</sub>O<sub>3</sub>膜は非磁性層である。図1から分かるように、希土類金属、Fe及びCoからなるフェリ磁性層が非磁性層に接して形成されている磁気抵抗効果膜では、フェリ磁性層におけるFeとCoに対するCoの組成を30原子%以上70原子%以下とすることによって、大きな磁気抵抗変化率を安定的に得ることが可能である。フェリ磁性層と非磁性層との間に高スピン分極率磁性層が存在する場合であっても、フェリ磁性層におけるFeとCoに対するCoの組成を30原子%以上70原子%以下とすることが好ましいと考えられる。

【0025】図2は、本発明の実施の一形態の磁気抵抗効果膜の構成を示す断面図である。この磁気抵抗効果膜は、Si基板50上に、厚さ25nmのAl<sub>10</sub>Cu<sub>60</sub>からなる導電層51、厚さ50nmのGd<sub>20</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>からなる第1のフェリ磁性層52、厚さ1nmのFe<sub>100-x</sub>Co<sub>x</sub>からなる第1の高スピン分極率磁性層53、厚さ2.2nmのAl<sub>1</sub>O<sub>3</sub>(酸化アルミニウム)からなる非磁性層54、厚さ1nmのFe<sub>100-x</sub>Co<sub>x</sub>からなる第2の高スピン分極率磁性層55、厚さ30nmのTb<sub>1-x</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>からなる第2のフェリ磁性層56及び厚さ2nmのPtからなる保護層57を、この順でスパッタにより順次成膜したものである。すなわち、Pt(膜厚2nm)/Tb<sub>1-x</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>(膜厚30nm)/Fe<sub>100-x</sub>Co<sub>x</sub>(膜厚1nm)/Al<sub>1</sub>O<sub>3</sub>(膜厚2.2nm)/Fe<sub>100-x</sub>Co<sub>x</sub>(膜厚1nm)/Gd<sub>20</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>(膜厚50nm)/Al<sub>10</sub>Cu<sub>60</sub>(膜厚25nm)/Si基板という膜構成を有するTMR素子である。ここで0<X<100である。

【0026】図3は、図2に示す磁気抵抗効果膜において、高スピン分極率磁性層53、55のCo組成(X原子%)に対する磁気抵抗変化率の変化の様子を示すグラフである。ここでCo組成とは、高スピン分極率磁性層におけるFe及びCoに対するCoの割合をいう。この図から分かるように、磁気抵抗変化率は高スピン分極率磁性層のCo組成に依存しており、15原子%以上80原子%以下の範囲内であれば40%の磁気抵抗変化率を達成することが可能であり、好ましい。さらに、30原子%以上60原子%以下の範囲内にすることにより大きな磁気抵抗変化率を安定的に得ることが可能であり、よ

り好ましい。

【0027】本実施形態の磁気抵抗効果膜をメモリ素子として使用することにより、読み出し信号の大きなメモリ(MRAM)を作成可能である。このようなメモリにおいて、情報の記録には、導線(書き込み線)に電流を流すことにより発生する磁界を利用する方法が一般的である。例えばマトリックス状に複数個配置されたメモリ素子(磁気抵抗効果膜)の中から、所望のメモリ素子の磁化のみ反転させるように磁界を印加する必要がある

10 が、その方法として、例えばそれぞれのメモリ素子の間に導線を配し、これに電流を流してメモリ素子の膜面に対して垂直方向の磁界を発生させるようにする。その際、記録しようとするメモリ素子(選択されたメモリ素子)の周りにある4本の導線に、メモリ素子に対して同じ方向に磁界が印加されるように電流を流すと、所望のメモリ素子にのみ最も大きな磁界が印加され、このメモリ素子にのみ記録が行われる。

【0028】以上の記録方法は、メモリ素子の膜面に対して垂直方向の磁界のみを用いる方法であるが、メモリ20 素子に対して膜面内方向の磁界を印加することによっても、選択的な記録が可能である。例えば、メモリ素子の間に導線を配置するとともに、メモリ素子の上部あるいは下部にも導線を配置する。ただし、素子間の導線と素子の上部あるいは下部の導線は一平面内に存在しないようねじれの位置で、かつこれら導線を真上から見ると直交するように配置する。このように配置された導線のうち記録しようとする所望のメモリ素子のすぐ横にある導線に電流を流してメモリ素子の膜面に対して垂直方向に磁界を印加するとともに、メモリ素子の上部あるいは下部に配されている導線にも電流を流しメモリ素子に膜面内方向の磁界を印加する。このようにすると、膜面内方向の磁界と、膜面垂直方向の磁界を同時に印加されたメモリ素子のみ記録可能となる。膜面内方向の磁界を発生させるための導線は、上記のように別に設けても良いが、メモリ素子からの情報の読み出しのために設けられているビット線を利用することで、膜面内磁界発生用の導線を省略することが可能である。

【0029】

【実施例】次に、本発明の磁気抵抗効果膜について、実40 施例に基づいてさらに詳しく説明する。

【0030】(実施例-1)図2はこの実施例-1で作成した磁気抵抗効果膜の断面を示している。磁気抵抗効果膜を形成するための基板としてSi(シリコン)基板100を用い、Si基板100上に、フェリ磁性層である第1の磁性層111として40nmの膜厚のGd<sub>20</sub>(Fe<sub>100-x</sub>Co<sub>x</sub>)<sub>80</sub>膜、第1の高スピン分極率磁性層112として膜厚1nmのFe<sub>100-x</sub>Co<sub>x</sub>膜、非磁性層115として1.5nmの膜厚のAl<sub>1</sub>O<sub>3</sub>膜、第2の高スピン分極率磁性層113としてFe<sub>100-x</sub>Co<sub>x</sub>膜、フェリ磁性層である第2の磁性層114として30nmの膜厚の

Tb<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜、保護膜116として2nmのPt膜をスパッタにより順次形成した。ただし、第2の高スピン分極率磁性層113は、高さ約1.5nmの半球状の形で、非磁性層115であるAl<sub>2</sub>O<sub>3</sub>膜表面に一様に島状に形成されるようにした。保護膜116

(Pt膜)は磁性膜の酸化等の腐食を防ぐのに有効である。ここで第1の磁性層111であるGd<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜と第2の磁性層114であるTb<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜は、どちらも希土類金属副格子磁化優勢である。

【0031】次に得られた多層膜の上部に1μm角のレジスト膜を形成し、ドライエッチングによってレジストに覆われていない部分の磁気抵抗効果膜を除去した。エッチング後、80nmの膜厚のAl<sub>2</sub>O<sub>3</sub>膜を成膜し、さらにレジストおよびその上部のAl<sub>2</sub>O<sub>3</sub>膜を除去し、上部電極と第1の磁性層111(Gd<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜)との間の電気絶縁を行うための絶縁膜121を形成した。その後、リフトオフ法によって上部電極122をAl膜により作成し、上部電極に覆われていない部分のAl<sub>2</sub>O<sub>3</sub>膜を一部除去して測定回路を接続するための電極バットとした。

【0032】このようにして得られた磁気抵抗効果膜に対し、膜面垂直方向に2MA/mの磁界を印加し、第2の磁性層114(Tb<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜)の磁化を印加磁界方向に向け着磁を行った。なお、基板上に1cm角のTb<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜を単独で別途形成したところ、この膜の保磁力は0.8MA/mと大きな値を示し、得られた磁気抵抗効果膜の保磁力も同程度の大きな値を示すと予想される。

【0033】この磁気抵抗効果膜に対し、上部電極122と下部電極(Si基板100)との間に定電流電源を接続し、第1の磁性層111(Gd<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜)と第2の磁性層114(Tb<sub>11</sub>(Fe<sub>60</sub>Co<sub>40</sub>)<sub>76</sub>膜)の間の非磁性層115(Al<sub>2</sub>O<sub>3</sub>膜)を電子がトンネルするように、一定電流を流した。この状態で、磁気抵抗効果膜の膜面に垂直方向に磁界を印加しその大きさと方向を変えることにより磁気抵抗効果膜の電圧の変化(磁気抵抗曲線)を測定した。この測定結果によると磁気抵抗効果膜は約5.5%であった。

【0034】(実施例-2) Si基板(Siウエハ)上にトランジスタや配線層等を形成した後に実施例-1で用いた膜構成の磁気抵抗効果膜を成膜し、さらにそれを3行3列の9つのメモリ素子に加工し、メモリセルアレイを構成した。このようなメモリセルアレイを含むこのメモリの回路構成を図5に示す。このメモリでは、情報の記録は、所望のメモリ素子に面内磁界と垂直磁界を印加して行われる。ここで面内磁界は、ピット線に電流を流して発生させる。

【0035】情報の記録を行うための構成として、図5に示すように、メモリセルアレイには9個のメモリ素子

(磁気抵抗効果膜)101～109が3×3に配列しており、メモリ素子の各行を挟むように、列方向に伸びる書き込み線311～314が設けられている。これらの書き込み線311～314の図示上端は共通に接続し、図示下端には、それぞれ、これら書き込み線311～314を電源411に接続するためのトランジスタ211～214と、配線300に接続するためのトランジスタ215～218とが設けられている。

【0036】また、情報の読み出しを行うための構成と

- 10 して、各メモリ素子(磁気抵抗効果膜)101～109の一端には、それぞれ直列にそのメモリ素子を接地するためのトランジスタ231～239が形成されている。ピット線331～333は行ごとに設けられており、ピット線331～333の図示右端には、それぞれ、固定抵抗150を介してこれらピット線331～333を電源412に接続するためのトランジスタ240～242と、これらピット線331～333を配線300に接続するためのトランジスタ221～223が設けられている。ピット線331は磁気抵抗効果膜101～103の20 他端に接続し、ピット線332は磁気抵抗効果膜104～106の他端に接続し、ピット線333は磁気抵抗効果膜107～109の他端に接続する。ピット線331～333の図示左端は共通接続されるとともに、トランジスタ251を介してこれらピット線の電位と基準電圧Refとの差を増幅するセンスアンプ500に接続し、またトランジスタ224を介して接地電位に接続している。さらに、ワード線341～343が列ごとに設けられており、ワード線341はトランジスタ231, 234, 237のゲートに接続し、ワード線342はトランジスタ232, 235, 238のゲートに接続し、ワード線343はトランジスタ233, 236, 239のゲートに接続している。

- 30 【0037】選択したメモリ素子の磁性膜の磁化を選択的に反転させる方法について説明する。例えば、磁気抵抗効果膜105の磁化を選択的に反転させる場合、トランジスタ212, 217, 222, 224を導通状態にし、他のトランジスタは遮断状態にしておく。このようにすると電流は、書き込み線312, 313を流れ、磁気抵抗効果膜105の膜面に対して垂直な方向に40 磁界が印加される。さらに、ピット線332にも電流が流れ、これによって発生する磁界は磁気抵抗効果膜105の膜面に対して面内方向に印加される。したがって磁気抵抗効果膜105には膜面内方向の磁界と比較的大きな膜面垂直方向の磁界とが印加されるので、磁気抵抗効果膜105の磁化を反転することが可能である。他の磁気抵抗効果膜101～104, 106～109については、磁気抵抗効果膜105に印加されるほどの磁界は印加されないので、その磁化方向が反転しないようにすることによって、磁気抵抗効果膜105のみ磁化を反転さ

せることが可能となる。また、ここで述べたのとは上下逆方向の磁界を磁気抵抗効果膜105に印加する場合は、トランジスタ213, 216, 222, 224を導通状態にし、その他のトランジスタは遮断状態にしておく。このようにすると電流がピット線332を流れて磁気抵抗効果膜105に対して膜面内方向に磁界が印加されるとともに、書き込み線313, 312を上述とは逆の方向に電流が流れ、磁気抵抗効果膜105へは逆方向の膜面垂直方向の磁界が印加される。したがって、磁気抵抗効果膜105には二値の情報のうち上述とは異なるものが記録されることになる。

【0038】次に読み出し時の動作を説明する。例えば、磁気抵抗効果膜105に記録された情報を読み出すものとする。この場合、トランジスタ235, 241を導通状態にする。すると電源412、固定抵抗150および磁気抵抗効果膜105が直列に接続された回路となる。したがって、電源電圧は、固定抵抗150の抵抗値と磁気抵抗効果膜105の抵抗値との割合でそれぞれの抵抗に分圧される。電源電圧は固定されているので、磁気抵抗効果膜の抵抗値が変化するとそれにしたがって、磁気抵抗効果膜にかかる電圧は変化する。この電圧値をセンサアンプ500で読み出すことにより、磁気抵抗効果膜105に記録されている情報を読み出すことができる。

【0039】図6は、このようなメモリ素子の1つ分の周辺部分の立体構造を模式的に示している。ここでは、図3及び図4における磁気抵抗効果膜105の近傍が示されている。例えば、p型Si基板161に2つのn型拡散領域162, 163が形成されており、これらの間に絶縁層123を介してワード線（ゲート電極）342が形成されている。コンタクトプラグ351を介してn型拡散領域162に接地線356を接続し、コンタクトプラグ352, 353, 354, 357とローカル配線358とを介してn型拡散領域163に磁気抵抗効果膜105を接続する。磁気抵抗効果膜105は、さらに、コンタクトプラグ355を介してピット線332に接続されている。磁気抵抗効果膜105の横には、磁界を発生させるための書き込み線312, 313が配されている。

【0040】（比較例）フェリ磁性層として希土類金属及びFeのみからなるもの（Coを含まないもの）を用いる磁気抵抗効果膜を作成した。

【0041】Si基板100上に、第1の磁性層111として40nmの膜厚のGd<sub>14</sub>Fe<sub>76</sub>膜、第1の高スピン分極率磁性層112として膜厚1nmのFe<sub>60</sub>Co<sub>40</sub>膜、非磁性層115として1.5nmの膜厚のAl<sub>2</sub>O<sub>3</sub>膜、第2の高スピン分極率磁性層113としてFe<sub>60</sub>Co<sub>40</sub>膜、第2の磁性層114として30nmの膜厚のTb<sub>24</sub>Fe<sub>76</sub>膜、保護膜116として膜厚2nmのPt膜をスパッタにより順次形成した。ただし、第2の高スピ

分極率磁性層113は、実施例-1と同様に高さ約1.5nmの半球状の形でAl<sub>2</sub>O<sub>3</sub>膜表面に一様に島状に形成した。ここで、第1の磁性層111（Gd<sub>14</sub>Fe<sub>76</sub>膜）および第2の磁性層114（Tb<sub>24</sub>Fe<sub>76</sub>膜）は、どちらも希土類金属副格子磁化優勢であるフェリ磁性層である。次に、得られた多層膜の上部に1μm角のレジスト膜を形成し、ドライエッチングによってレジストに覆われていない部分の磁気抵抗効果膜を除去した。エッチング後、80nmの膜厚のAl<sub>2</sub>O<sub>3</sub>膜を成膜し、

10 さらにレジストおよびその上部のAl<sub>2</sub>O<sub>3</sub>膜を除去し、上部電極と第1の磁性層111（Gd<sub>14</sub>Fe<sub>76</sub>膜）との間の電気絶縁を行うための絶縁膜121を形成した。その後、リフトオフ法によって上部電極122をAl<sub>2</sub>O<sub>3</sub>膜により作成し、上部電極122に覆われていない部分のAl<sub>2</sub>O<sub>3</sub>膜を一部除去して測定回路を接続するための電極パットとした。

【0042】このようにして得られた磁気抵抗効果膜に対し、膜面垂直方向に2MA/mの磁界を印加し、第2の磁性層114（Tb<sub>24</sub>Fe<sub>76</sub>膜）の磁化を印加磁界方向に向け着磁を行った。なお、基板上に1cm角のTb<sub>24</sub>Fe<sub>76</sub>膜を単独で別途形成したところ、この膜の保磁力は0.6MA/mと大きな値を示し、得られた磁気抵抗効果膜の保磁力も同程度の大きな値を示すと予想される。

【0043】この磁気抵抗効果膜に対し、上部電極122と下部電極（Si基板100）との間に定電流電源を接続し、第1の磁性層111（Gd<sub>14</sub>Fe<sub>76</sub>膜）と第2の磁性層114（Tb<sub>24</sub>Fe<sub>76</sub>膜）の間の非磁性層115（Al<sub>2</sub>O<sub>3</sub>膜）を電子がトンネルするように、一定電流を流した。この状態で、磁気抵抗効果膜の膜面に垂直方向に磁界を印加しその大きさと方向を変えることにより磁気抵抗効果膜の電圧の変化（磁気抵抗曲線）を測定した。この測定結果によると磁気抵抗変化率は約46%であった。

#### 【0044】

【発明の効果】上記の説明したように本発明は、希土類金属と遷移金属を主成分とするフェリ磁性層を用いた磁気抵抗効果膜において、フェリ磁性層として、希土類金属、FeおよびCoを主成分とするものを用いることにより、大きな磁気抵抗変化率を達成可能であるという効果がある。

#### 【図面の簡単な説明】

【図1】2つのフェリ磁性層によって非磁性層が挟まれている構造の磁気抵抗効果膜において、フェリ磁性層のFeおよびCoに対するCo組成と磁気抵抗変化率（MR比）との関係を示すグラフである。

【図2】本発明の実施の一形態の磁気抵抗効果膜を模式的に示した断面図である。

【図3】図2に示す磁気抵抗効果膜における高スピン分極率磁性層のFeおよびCoに対するCo組成と磁気抵

抗変化率 (MR比) との関係を示すグラフである。

【図4】実施例-1の磁気抵抗効果膜の模式的に示した断面図である。

【図5】実施例-2におけるメモリの構成を示す回路図である。

【図6】実施例-2における磁気抵抗効果膜を用いたメモリの1つのメモリセルを模式的に示した断面図である。

【図7】(a)は磁気抵抗効果膜の磁化が平行な状態を模式的に示す断面図、(b)は磁気抵抗効果膜の磁化が反平行な状態を模式的に示す断面図である。

【図8】面内磁化膜を用いた従来の磁気抵抗効果膜における記録再生原理を説明するための図で、(a)および(c)は、記録情報「1」の読み出しを行う場合の磁化の状態を模式的に示す断面図、(b)および(d)は、記録情報「0」の読み出しを行う場合の磁化の状態を模式的に示す断面図である。

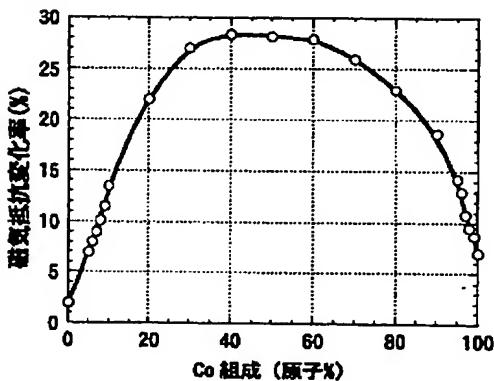
【図9】垂直磁化膜を用いた磁気抵抗効果膜における記録再生原理を説明するための図で、(a)および(c)は、記録情報「1」の読み出しを行う場合の磁化の状態を模式的に示す断面図、(b)および(d)は、記録情報「0」の読み出しを行う場合の磁化の状態を模式的に示す断面図である。

#### 【符号の説明】

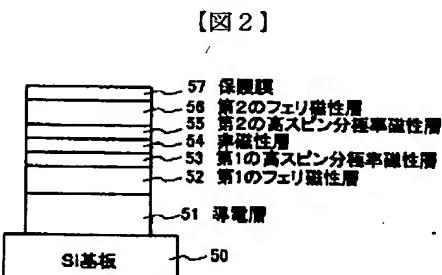
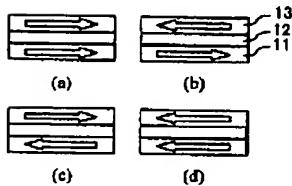
11, 21 検出層

12, 22, 54, 115 非磁性層

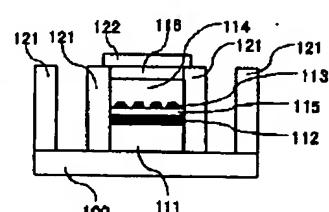
【図1】



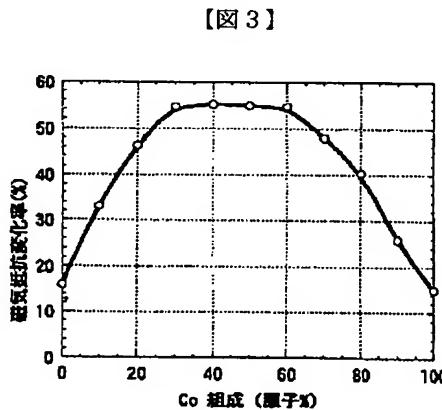
【図8】



【図2】



【図4】



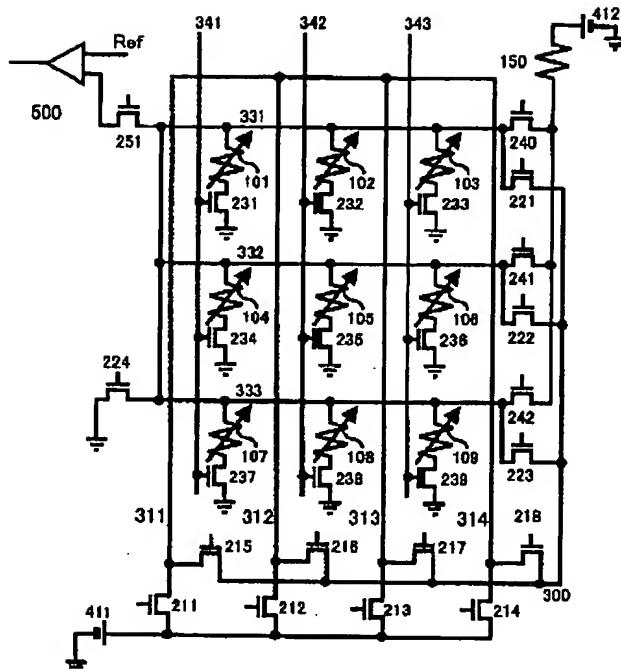
【図3】



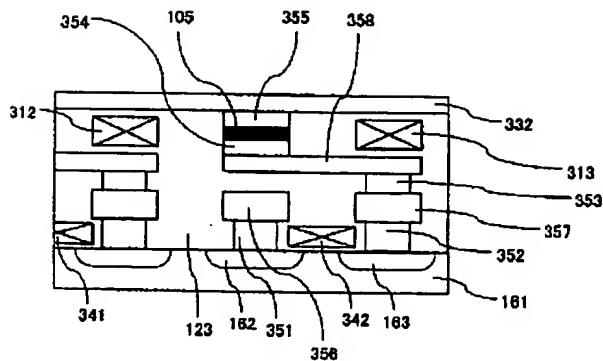
【図7】

13, 23	メモリ層
50, 100	Si基板
51	導電層
52, 56	フェリ磁性層
53, 55, 112, 113	高スピントラニッシュ磁性層
57, 116	保護膜
100	Si基板
101~109	磁気抵抗効果膜
111, 114	磁性層
112, 113	高スピントラニッシュ磁性体
121, 123	絶縁膜
122	上部電極
150	固定抵抗
161	p型Si基板
162, 163	n型拡散領域
211~218, 221~224, 231~242, 251	トランジスタ
300	配線
311~314	書き込み線
331~333	ピット線
341~343	ワード線 (ゲート電極)
351~355, 357	コンタクトプラグ
356	接地線
358	ローカル配線
411, 412	電源
500	センスアンプ

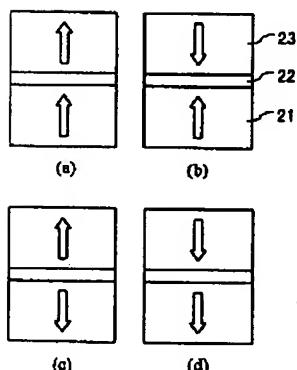
【図 5】



【図 6】



【図 9】



フロントページの続き

(51) Int. Cl. 7

H 01 F 10/32

H 01 L 27/105

識別記号

F I

G 01 R 33/06

H 01 L 27/10

テマコード (参考)

R

4 4 7

Fターム(参考) 2G017 AA10 AD54  
5D034 BA03 BA04 CA08  
5E049 AA01 AA04  
5F083 FZ10 GA30 JA32 JA36 LA03  
LA18 MA06 MA16 MA19 PR00  
PR03 PR22